

MENU **SEARCH** **INDEX** **DETAIL** **JAPANESE**

1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-022611

(43)Date of publication of application : 23.01.1998

(51)Int.Cl.

H05K 3/22
H05K 3/46

(21)Application number : 08-176202

(71)Applicant : HITACHI LTD

(22)Date of filing : 05.07.1996

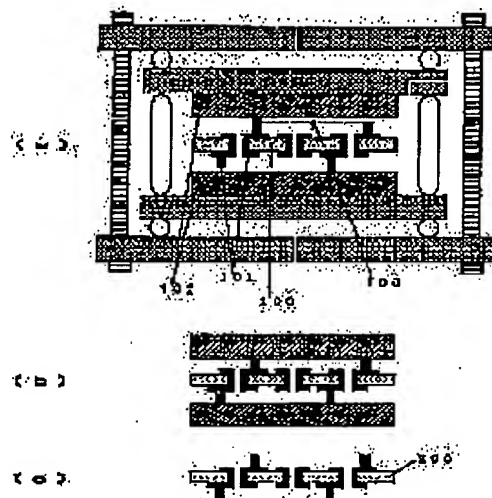
(72)Inventor : KITAMURA NAOYA
KYOI MASAYUKI
YOSHIZAWA CHIE
SUGIYAMA HISASHI
HASHIMOTO SATORU

(54) WIRING FLATTENING METHOD, MANUFACTURE OF MULTILAYERED WIRING BOARD WHICH USES THIS METHOD, AND ITS MULTILAYERED WIRING BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To make wiring height on a board uniform, by arranging plates in which mechanical strength is larger than the material of a wiring layer and the surfaces are smooth, on the surfaces of the board, compressing the wiring layer between the plates in the vertical direction, and making the wiring height uniform.

SOLUTION: Two stainless plates 102 are arranged on wiring layers 101 on both sides of a wiring board 100, and installed in a hydrostatic pressing equipment for forming an insulating layer. Crushing pressure is so applied that the wiring board 100 is vertically clamped by the stainless plates 102. Thereby the wiring height on the board can be made uniform. Only by the wet etching by the flattening process of an insulating layer, the whole of the upper part of a via wiring can be exposed, without polishing the insulating layer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-22611

(43) 公開日 平成10年(1998) 1月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/22		7511-4E	H 0 5 K 3/22	B
3/46			3/46	X
				N
				B

審査請求 未請求 請求項の数14 O L (全 8 頁)

(21) 出願番号 特願平8-176202

(22) 出願日 平成8年(1996) 7月5日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 北村 直也

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 京井 正之

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72) 発明者 吉澤 千絵

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

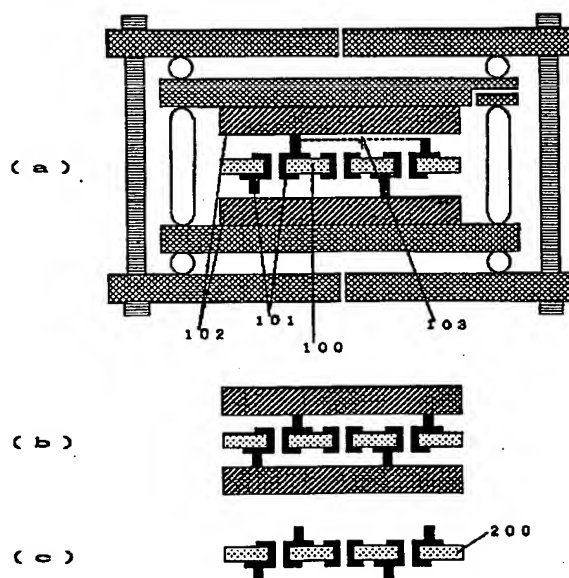
(54) 【発明の名称】 配線平坦化方法及び該方法を使用する多層配線基板の製造方法及びその多層配線基板

(57) 【要約】

【課題】配線の平坦化方法及びこれを用いた配線基板及び多層配線基板の量産性に優れ、低コストで高密度な多層配線基板の製造方法を提供する。

【解決手段】基板上にめっき法で形成した配線層を配線材料より機械的強度が強く表面が平滑な板で圧縮して塑性変形させることにより配線層を平坦化する方法とこの方法とこれと製造される基板を利用した多層配線基板の製造方法。

図 1



【特許請求の範囲】

【請求項1】少なくとも一方の面上に、水平配線導体および／または垂直ビア導体からなる配線層を形成した基板の両面に、前記配線層の材料より機械的強度が強く、表面が平滑な板を配置し、前記板間で前記配線層を垂直方向に圧縮して配線高を均一にすることを特徴とする配線平坦化方法。

【請求項2】請求項1において、前記配線層に印加する垂直方向の圧縮圧力が $1 \times 10^{-3} \sim 8 \times 10^{-1} \text{ kgf/cm}^2$ である配線平坦化方法。

【請求項3】請求項1において、前記基板の両面に配置する板の表面粗さが最大高さが $2 \mu\text{m}$ 以下である配線平坦化方法。

【請求項4】請求項1において、前記基板の両面に配置する板の反り量が $20 \mu\text{m}$ 以下である配線平坦化方法。

【請求項5】請求項1において、前記基板の両面に配置する板の板厚分布が $\pm 10 \mu\text{m}$ 以下である配線平坦化方法。

【請求項6】請求項1において、前記基板の両面に配置する板がプレス装置の定盤部である配線平坦化方法。

【請求項7】請求項1において、最大配線高と最低配線高の差を $3 \mu\text{m}$ 以下にする配線平坦化方法。

【請求項8】請求項1において、配線材料がめっき法により形成された銅である配線平坦化方法。

【請求項9】請求項1において、ビア配線導体および／または水平配線導体および／または水平配線導体下部の基板部を変形させる配線平坦化方法。

【請求項10】請求項8において、ビア配線導体および／または水平配線導体および／または水平配線導体下部の基板部を変形させる際に配線を形成した基板全体を $100 \sim 200^\circ\text{C}$ に加熱する配線平坦化方法。

【請求項11】請求項1において、基板がプリント基板、セラミック基板あるいはシリコンウエハである配線平坦化方法。

【請求項12】請求項1において、基板が多層配線基板である配線平坦化方法。

【請求項13】請求項1に記載の方法で水平配線導体および／またはビア配線導体からなる配線層を平坦化したベース基板を形成する工程、

前記ベース基板の配線層側に表面の平坦な金型を設置し、前記ベース基板と前記金型との間に溶剤を含まない流動性高分子前駆体を供給する工程、

前記金型と前記ベース基板との間にある気体を排気する工程、

前記金型と前記ベース基板方向へ移動させて前記溶剤を含まない流動性高分子前駆体を前記ベース基板と前記金型の間に充填し、少なくとも前記ベース基板上の隣接する導体間隙に前記溶剤を含まない流動性高分子前駆体が充填されるようにする工程、前記溶剤を含まない流動性高分子前駆体に所定の静水圧をかける工程、

前記静水圧下において前記溶剤を含まない流動性高分子前駆体を硬化する工程、前記水平配線導体または前記垂直ビア導体の上面を露出させる工程、

前記水平配線導体または前記垂直ビア導体と接続する別の水平配線導体及び垂直ビア導体の少なくとも一方から成る配線層を形成する工程を含み、前記工程をこの工程順に繰返して多層化する多層配線基板の製造方法。

【請求項14】層間絶縁膜の最大と最小膜厚の差が $5 \mu\text{m}$ 以下であり、基板がプリント基板である請求項13に記載の方法で製造した多層配線基板と電子部品を搭載した多層配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多層配線基板の製造に係り、特に、大型計算機、ワークステーション、パーソナルコンピュータ、マルチメディアコンピュータ等のコンピュータ、通信用ATM交換機等に用いられる高密度な多層配線基板やマルチチップモジュール基板の製造方法に関する。

【0002】

【従来の技術】ベース基板としてセラミック配線基板を用いた従来の多層配線基板の製造方法を図5に示した工程図を例として説明する。

【0003】図5(a)に示すように、基板500の上面前面にわたって、めっきの電極となりうる下地金属層501を形成し、その上面に図5(b)に示すように、所望の導体パターンの形状に穴開け加工されたレジスト502を形成する。その後、露出した溝部分503の下地金属層501を電極として電気めっきを行ない、図5(c)に示すように、レジスト502の溝部分503を選択的に導体充填して、配線、ビア、グランド、電源等の導体504を形成する。次いで、図5(d)に示すように、レジスト502を除去して導体504を露出させた後、図5(e)に示すように、導体504に対接する部分以外の下地金属層501を除去する。次に、図5(f)に示すように、基板501の上面全面に導体504を包むようにポリマの絶縁層505を形成した後、図5(g)に示すように、研磨等により、導体504の上面を露出させ、絶縁層505の表面を平面研磨する。この工程を逐次複数回繰り返して多層配線基板を製造する。なお、導体パターンを形成する技術は、特開昭57-50489号、特開昭57-50490号、特開昭57-50491号公報等があり、また、絶縁層を形成する技術は特開昭50-64767号公報に記載がある。

【0004】さらに、別の従来技術による多層配線基板の製造方法を図6に示した工程図で説明する。

【0005】図6(a)、(b)に示すように、基板600上に導電層601とコンタクトポストとしての導電層602を形成して、これらの表面に図6(c)に示すエポキシ樹脂あるいは半硬化状態のポリイミド603を

被着する。次いで図6(d)に示すように、これらの樹脂層を押圧しながら硬化させてコンタクトポストの表面604が露出した平坦な絶縁層605を形成する。次に図6(e)に示すように、この絶縁層上に露出したコンタクトポストと接続した導電層606を形成して多層配線基板を形成する。なお、多層配線基板の製造方法は特公平4-38157号、特公平4-38158号、特公平6-57455号公報に記載がある。

【0006】ここで、配線層を形成するために必要な下地導電膜を形成する方法は、一般的には、特開昭57-50489号、特開昭57-50490号、特開昭57-50491号公報に記載があるように、スパッタリング法や蒸着法等のドライ成膜法が用いられる。

【0007】さらにまた、二つの従来技術よりも、ビア径は一般的に大きい、工程が簡単な感光性ポリイミド等の感光性絶縁材料を用いた多層配線基板の製造方法が知られている。その例は、例えば、特公昭62-43544号公報が挙げられる。

【0008】一方、ベース基板としてプリント配線基板を用いた従来の多層配線基板の構造を図7を例に説明する。

【0009】この多層配線基板の製造方法は、感光性ポリイミドを用いた多層配線基板の製造方法と同様の考え方に基づくが、従来の貫通めっきスルーホールを用いて層間接続を取る多層プリント配線基板に比べれば高密度な多層プリント配線基板を提供する。この多層配線基板の製造方法は、基本的には、表層導体がパターンニングされたプリント配線板の表層に感光性絶縁材料を成膜した後、露光・現像によりビアホールを形成し、次いで、全面に導体を形成した後、導体をパターンニングし、さらに、これを繰り返して多層化した後、最後に、貫通めっきスルーホールを形成する。このような多層配線基板の製造方法はビルドアップ法と呼ばれ、この方法によれば、図7に示すように、プリント配線板表層導体701とビルドアップの導体層702及びビルドアップの導体層同士との接続が、ドリリングによる貫通めっきスルーホール704による接続でなく、コンフォーマルビア703による接続であるため、従来の貫通めっきスルーホールのみで層間接続をとるプリント配線板に比べると高密度な多層プリント配線基板が得られる。また、配線層を形成するために必要な下地導電膜を形成する方法は無電解めっき法が一般的に用いられる。このようなビルドアップ法の例は特開平4-148590号公報が挙げられる。

【0010】さらに、図8に示すように、層間接続のためにドリリングで形成しためっきスルーホールの穴を樹脂充填し、上部にめっきスルーホールと接続する導体パッドを形成してめっきスルーホールの面積を有効利用する多層プリント配線板の製造方法は、例えば、特開平4-168794号公報に示される方法がある。

【0011】従来技術の困難な問題点の第1は絶縁膜形成工程と平坦化工程にある。

【0012】図5(f)の絶縁膜形成工程と図5(g)の平坦化工程で、絶縁層505を形成するポリマとして汎用に用いられるポリイミド系材料は、熱硬化反応により溶剤や水分が蒸発するので、ピンホールやボイドが発生し易い。また、下地の凹凸に沿って収縮するので、基板の凹凸に沿った絶縁膜が形成され、平坦性が著しく劣る。そのため軟らかいポリイミドと硬い金属膜を研削、研磨して平坦化する必要があり、その工程は長時間を要する。また、研削粉、研磨粉の洗浄による異物排除が容易でない。さらに、ポリイミド系材料はポリアミド酸溶液あるいはポリイミド溶液にして塗布加熱するので、一回塗りでは所要の膜厚が得られず、塗布乾燥等の工程数が多いこと、またさらに、ポリイミドの硬化には、高温、長時間を要することなどの問題点がある。これら多くの問題により、この従来の多層配線基板の製造方法では、歩留が低く、工程数が多くてリードタイムが長く、量産性に著しく劣るという欠点があった。

【0013】また、図6に示した従来技術においては、図6(c)のエポキシ樹脂溶液あるいはポリアミド酸溶液を塗布した後、溶剤を揮発させて、エポキシ樹脂あるいはポリアミド酸を配線層に被着させると、硬化時に残存溶剤の揮発によりボイドやピンホールが発生する。また、ポリアミド酸の硬化による縮合水の揮発でもボイドやピンホールが発生する。またさらに、無溶剤の状態でも塗布しても、配線層601、602と絶縁層603の間に空気を巻き込み、隙間や気泡を残すので、これがまたボイドやピンホールの原因となる。これら絶縁膜中の欠陥は、上層配線層の形成を困難にするばかりでなく、配線形成時のめっきやエッチング等のウェットプロセスにおける処理液を絶縁膜中に取り込み、絶縁不良を引き起こす。このため、図6に示した方法を実施しようとする、無溶剤のエポキシ樹脂あるいは無溶剤のポリイミド樹脂で、かつ、非常に粘度の低い材料が必要となるが、そのような材料を使用すると配線が金型に強く押されて、配線の変形や断線が起こる。また、逆に、粘度を高くしていくと、配線間に樹脂を充填できないばかりか、配線上面に樹脂が厚く残り、いずれにしても押圧時の条件設定の幅は極めて狭くなる。この他にも、押圧だけの圧力であるために、圧力が樹脂に均一にかからず、高い圧力の絶縁層中心部と低い圧力の絶縁層周辺部で耐熱性、熱膨張率、機械的強度等の物性に差が出たり、樹脂が基板から漏れ出て、絶縁層周辺部の膜厚が薄くなった、さらに、漏れ出る際に巻き込む空気や樹脂中の溶存空気、水分の揮発等に起因するボイド・ピンホールが絶縁層周辺部に発生する。さらに、押圧条件の設定が難しいため、実際には、配線上面に絶縁膜が相当量残り、配線上面を露出させるために機械的な研削が必須となる。これら多くの問題により、この従来の多層配線基板の製

造方法では、歩留が低いという欠点があった。

【0014】この他、プリント配線基板のビルドアップ法では、感光性エポキシ材料等の感光性絶縁材料の解像性の観点からコンフォーマルビア703底部の径は100 μ m程度が限界であり、さらに、導体の段切れを防ぐためにコンフォーマルビアはテーパ形状にする必要がある。このため、ランドを含めたビアの占める表面積は大きく、ビア径をさらに小さくして高密度にすることは困難である。また、コンフォーマルビアの上部には凹凸ができるために、この上に次ぎにコンフォーマルビアまたは配線導体を形成することができない。これは1層隔てた薄膜多層配線層の接続に2ヶ所のビアを使うことになり、ビアの数をロスする結果となる。また、サーマルビアの形成もできない。さらにまた、導体は配線抵抗から一定以上の断面積を必要とするが、薄い導体で長方形のパターンを形成するよりは厚い導体で正方形のパターンを形成する方が微細なパターンが形成できるにもかかわらず、導体を形成した後エッチングでパターンニングするために、導体を厚くすると微細な配線パターンを形成できなくなる。一方、プリント配線板の内層導体との接続あるいはプリント配線板利用面の接続は最終段階で形成する貫通めっきスルーホール704による接続であるため、この分、配線密度がさらに低下する欠点がある。また、ドリリングにより形成し、穴埋めされていない貫通めっきスルーホールを有するプリント配線板上では、感光性絶縁材料やレジスト等の液状材料を成膜できないため、ビルドアップ法による薄膜多層配線層を形成できない。さらに、層間接続のためにドリリングで形成しためっきスルーホールの穴を樹脂充填し、上部にめっきスルーホールと接続する導体パッドを形成してめっきスルーホールの面積を有効利用する特開平4-168794の方法は多層プリント配線板の隣接する2層の導体層(801/802及び803/804)の接続には有効であるが、プリント配線板の両面あるいは、1層以上の導体層を隔てた2層の導体層の接続には、やはり、最終段階で形成する貫通めっきスルーホール805に頼らざるを得ず、出来上がった多層プリント配線板には穴埋めされていない貫通めっきスルーホールが残る。

【0015】そこで、特開平6-334343号公報に記載されているように、柱状の層間接続用配線を先に形成した基板に対し、流動性高分子前駆体を無溶剤の状態のまま使い、配線間隙を排気した後、静水圧を印加しながら前駆体を硬化させて絶縁層を形成することにより、上述した各問題点を解決する製造方法が提案されている。この方法は、歩留りが高く、また、工程数が少なく、リードタイムが短く、量産性に優れ、低コストで高密度多層配線基板を製造することができる。また、この方法は、ベース基板としてセラミック配線基板を用いる場合にも、プリント配線基板を用いる場合にも適用でき、しかも、上述のような貫通めっきスルーホールの穴に起

因する問題も回避される。

【0016】

【発明が解決しようとする課題】特開平6-334343号公報に記載のある、上層配線層との接続用の柱状ビア配線層とこれと電気的に接続した水平配線層を形成した基板の配線層上に表面の平坦な板状の金型を配置し、その金型と基板の間を排気しながら溶剤を含有しない絶縁層用前駆体を配線間に充填し、静水圧下で熱硬化して絶縁層を形成する工程を繰り返す多層配線基板の製造方法では、配線層を電気あるいは無電解めっき法で基板全面に形成するので、めっき速度の基板面内位置による部分的な差により配線の高さにばらつきが発生する。したがってビア配線上にはこのばらつきに起因する厚さの絶縁膜が残る。この残膜は、高さ50~100 μ m程度の通常の配線層では最大で10 μ m程度有り、2~3 μ m程度の研磨と絶縁層の粗化处理時のウェットエッチングにより完全に除去できるが、より高多層の配線基板を製造する際には、実際には研磨後にも残る配線高さのばらつきの累積が歩留り低下を招いたり、1層当たりの配線高がさらに高い場合には高さばらつきも大きく、歩留りに及ぼす影響も大きくなる。

【0017】本発明の目的は、基板上の配線高を均一にする方法とこの方法で平坦化された配線を形成した基板を使用する多層配線基板の製造方法とを提供することにある。

【0018】

【課題を解決するための手段】目的を達成するため、本発明では、少なくとも一方の面上に、水平配線導体および/または垂直ビア導体からなる配線層を形成した基板の両面に、前記配線層の材料より機械的強度が強く、表面が平滑な板を配置し、前記板間で前記配線層を垂直方向に圧縮して配線高を均一にする。

【0019】本方法において、配線層に印加する垂直方向の圧縮圧力は、圧縮装置や配線上面総面積に応じて、配線が塑性変形するものの破壊しない範囲から任意に選ばれるが、 $1 \times 10^{-2} \sim 8 \times 10^{-4} \text{ kgf/cm}^2$ であることが望ましい。配線密度が極端に低く、圧縮圧力の制御が難しい場合は、ダミーの配線を形成しても良い。このような配線材料としてめっき法で形成した銅が好ましい。また、この圧力を印加する板の表面粗さは、平坦化处理後の配線ばらつきに直接影響するので最大高さで2 μ m以下であることが望ましく、反り量は20 μ m以下、板厚分布も $\pm 10 \mu$ m以下であることが望ましい。なお、この板は、一般的なプレス装置で配線層に圧力を印加する場合には、装置の定盤部に代わりに行うことができる。

【0020】本方法では、配線層中の最高と最低配線高の差を3 μ m以下にすることが望ましく、これにより絶縁層を研磨すること無く、絶縁層の粗化处理によるウェットエッチングのみでビア配線上部をすべて露出させることができる。圧縮変形させる部分はビア配線導体だけ

あるいは水平配線導体だけでも良く、両者共でも良い。また、この際に、配線形成部下の基板部を単独で、あるいは、配線部と同時に変形させても良い。特に、基板がプリント基板の場合には、圧縮の際に基板をそのガラス転移点以上に加熱すれば、より低い圧力で配線下部の基板部を変形させることができる。この他、基板は、セラミック基板、シリコンウエハが使用可能で、それらの内部に配線層を内蔵する多層配線基板でも良い。

【0021】さらに、本発明では、上記のような配線平坦化法及び配線を平坦化した基板を利用した、従来より絶縁膜厚が厚く、高多層の高密度多層配線基板が提供される。それは、(1)本発明の方法で水平配線導体および/またはビア配線導体からなる配線層を平坦化したベース基板を形成する工程、(2)前記ベース基板の配線層側に表面の平坦な金型を設置し、前記ベース基板と前記金型との間に溶剤を含まない流動性高分子前駆体を供給する工程、(3)前記金型と前記ベース基板との間にある気体を排気する工程、(4)前記金型を前記ベース基板方向へ移動させて前記溶剤を含まない流動性高分子前駆体を前記ベース基板と前記金型の間に充填し、少なくとも前記ベース基板上の隣接する導体間隙に前記溶剤を含まない流動性高分子前駆体が充填されるようにする工程、(5)前記溶剤を含まない流動性高分子前駆体に所定の静水圧をかける工程、(6)前記静水圧下において前記溶剤を含まない流動性高分子前駆体を硬化する工程、(7)前記水平配線導体または前記垂直ビア導体の上面を露出させる工程、(8)前記水平配線導体または前記垂直ビア導体と接続する別の水平配線導体及び垂直ビア導体の少なくとも一方から成る配線層を形成する工程、の各工程を含み、(1)から(8)の工程をこの工程順に繰返して多層化することにより製造できる。

【0022】本発明では、少なくとも一方の面上に形成した水平配線導体および/または垂直ビア導体からなる配線層を、配線層材料より機械的強度が強く、平滑な板で配線層を垂直方向に圧縮するので配線高を均一にすることができる。したがって、(1)本発明の方法で水平配線導体および/またはビア配線導体からなる配線層を平坦化したベース基板を形成する工程、(2)ベース基板の配線層側に表面の平坦な金型を設置し、ベース基板と金型との間に溶剤を含まない流動性高分子前駆体を供給する工程、(3)金型とベース基板との間にある気体を排気する工程、(4)金型をベース基板方向へ移動させて溶剤を含まない流動性高分子前駆体をベース基板と金型の間に充填し、少なくともベース基板上の隣接する導体間隙に溶剤を含まない流動性高分子前駆体が充填されるようにする工程、(5)溶剤を含まない流動性高分子前駆体に所定の静水圧をかける工程、(6)静水圧下において溶剤を含まない流動性高分子前駆体を硬化する工程、(7)水平配線導体または垂直ビア導体の上面を露出させる工程、(8)水平配線導体または垂直ビア導

体と接続する別の水平配線導体及び垂直ビア導体の少なくとも一方から成る配線層を形成する工程、の各工程を含み、(1)から(8)の工程をこの工程順に繰返すことにより絶縁層中にボイド・ピンホールがなく、従来より絶縁膜厚が厚く、高多層の高密度配線基板を高歩留りすなわち低コストに製造することができる。また、工程(7)では研磨工程が不要となり、ウェットエッチングだけで導体上面の露出が可能となるので、リードタイム、スルーットも向上する。

10 【0023】さらに、本発明では、垂直ビア導体層を所望の高さに精度良く形成できるので、所望の厚さの層間絶縁膜を1度塗りでかつ膜厚ばらつきなく、精度良く形成でき、したがって、搭載する電子デバイスに応じて、特性インピーダンスが整合された多層配線基板が自在に製造できる。

【0024】

【発明の実施の形態】

10 【実施例1】ベース基板としてプリント配線基板を用い、実施例を説明するが、本発明はこれら実施例に限定されるものではない。

20 【0025】図4の基板の作製を例にして説明する。この基板は両面プリント配線板の両表層導体を2種類の電源層とし、この両面にXY信号層2層とグランド兼キャップ層を1層形成して成る多層配線基板であるが、両面プリント配線板の内層にXY信号層2層を入れた4層板を用いても良く、特にこれらの層構成、層数に限定されるものではない。また、両面プリント配線板の片面に薄膜多層配線層を形成しても良い。

30 【0026】まず、図3の構造の、層間接続スルーホールの導体および/またはバタニングされた表層導体と接続するビア導体が設けられた両面銅張ガラスエポキシプリント配線基板(FR-4材)の製造方法を説明する。

40 【0027】貫通めっきスルーホールを有する両面銅張ガラスエポキシプリント配線基板(銅箔厚40μm)の表面に、ドライフィルムレジスト(50μm厚)をラミネートし、所望の位置に抜きパターンを形成する。そして、レジストの抜きパターン内に硫酸銅水溶液を用いた電気銅めっきにてビア導体(50μm高見当)を充填し、レジストを剥離する。次に、形成したビア導体表面、プリント基板の銅箔表面や貫通スルーホールのめっき表面に電着レジストを形成し、所望の位置に残しパターンを形成する。そして、塩化第2銅エッチャントによりビア導体を残すようにプリント基板の銅箔を所望の形状にバタニングし、レジストを剥離した。

50 【0028】以上のように作製した配線基板100の両側の配線層101(ビア配線上面総表面積:20mm²)上に、図1(a)に示すように、表面粗さが最大高さで1.6μm、反り量が10μm、板厚が10±0.01mmのステンレス板(SKD11製)102を2枚配置

し、後述の絶縁層形成用の静水圧プレス装置（最大加圧面積 256cm^2 ）に装着した。次いで、配線基板100がステンレス板102で上下から挟まれるように 1.6kgf/cm^2 の圧縮圧力を10秒間かけ（図1(b)）、図1(c)に示すような当初あった $11.1\mu\text{m}$ の最高と最低配線高さの差103が $2.8\mu\text{m}$ になった配線基板200を作製した。

【0029】配線基板200の両側の配線層201上に、図2(a)に示すように、シリカフィラー（電気化学工業（株）製FB-3S）40体積%、エポキシ樹脂（油化シェルエポキシ（株）製YX-4000H）／フェノール樹脂（大日本インキ化学工業（株）製パーカムTD-2131）混合物60体積%からなる溶剤を含まない流動性高分子前駆体202を 70°C で溶融し、ディスペンサーで塗布したテフロンコーティング済み金型203を配置し、静水圧プレス204中に装着した。そして、金型と基板の間205を吸排気口206から 10torr に排気し、金型の加熱を開始した。金型温度が 60°C に達したところで、金型と基板間を大気圧に戻すと同時に加圧口207と吸排気口206に圧縮空気を注入して上下方向の圧縮圧力 3kgf/cm^2 と横方向からの空気圧 2kgf/cm^2 をかけ、図2(b)に示すように、組成物202を導体間隙及び貫通めっきスルーホール内に充填した。金型温度が 160°C に達したところでそのままの状態 30分間 組成物を硬化し、図2(c)に示すように、平坦でボイドやピンホールがなく、物性の均一な硬化膜208を形成した。基板全域で配線上面209の光沢が見えていたビア配線層は、次の 180°C で1時間後硬化した絶縁層のアルカリ性過マンガン酸カリウム系粗化液による粗化处理（ 80°C 45分）で完全に露出した（図2(d)）。次いで、この基板上に無電解銅めっき法により約 $0.5\mu\text{m}$ の下地導電膜を成膜した後、厚さ $25\mu\text{m}$ のドライフィルムレジストを形成し、水平配線導体用の所望の抜きパターンを形成した。次いで、レジストの溝内に電気銅めっき法を用いてレジスト膜厚と同程度の高さの水平配線導体を形成した。さらにこの上に厚さ $25\mu\text{m}$ のドライフィルムレジストを形成し、垂直ビア導体用の所望の抜きパターンを形成し、次いで、レジストの溝内に電気銅めっき法を用いてレジスト膜厚と同程度の高さの垂直ビア導体を形成した。そして、水平配線導体と垂直ビア導体の形成に使用した2層のレジストを剥離し、下地導電膜を塩化第2銅エッチャントによりエッチング除去して、水平配線導体210と垂直ビア導体211形成した基板を得た。

【0030】次いで、配線平坦化工程から配線層形成工程をもう一回繰り返す、最後に、配線平坦化工程の後、最上層の水平配線導体を上記と同様の方法（使用した材料及びプロセスは本質的には変わらない。異なるのは水平配線導体と垂直ビア導体の2層ではなく、水平配線導体の1層のみを形成する所にある。）で形成し、図4の

多層配線基板を作製した。なお、水平配線導体の最小導体幅は $50\mu\text{m}$ 、最小ピッチは $100\mu\text{m}$ 、導体高は最内層が $85\pm 1.5\mu\text{m}$ 、それ以外は $50\pm 1\mu\text{m}$ であり、垂直ビア導体の最小径は $50\mu\text{m}\phi$ 、ビア上面総面積は 20mm^2 である。

【0031】[実施例2] 実施例1において、表面粗さが最大高さで $0.5\mu\text{m}$ 、反り量が $3\mu\text{m}$ 、板厚が $4\pm 0.01\text{mm}$ のステンレス板（SUS304製）を使用し、圧縮圧力を 10.0kgf/cm^2 に変更し、他は同様にして多層配線基板を製造した。この基板の水平配線導体の最小導体幅は $50\mu\text{m}$ 、最小ピッチは $100\mu\text{m}$ 、導体高は最内層が $105\pm 1\mu\text{m}$ 、それ以外は $75\pm 1\mu\text{m}$ であり、垂直ビア導体の最小径は $50\mu\text{m}\phi$ 、ビア上面総面積は 100mm^2 である。また、総層数は片面5層（最上配線層を含む）の計10層である。

【0032】[実施例3] 実施例1において、表面粗さが最大高さで $0.1\mu\text{m}$ 、反り量が $10\mu\text{m}$ 、板厚が $5\pm 0.01\text{mm}$ のガラス板（バイレックス）を使用し、圧縮圧力を 0.8kgf/cm^2 に変更し、他は同様にして多層配線基板を製造した。この基板の水平配線導体の最小導体幅は $50\mu\text{m}$ 、最小ピッチは $100\mu\text{m}$ 、導体高は最内層が $80\pm 1\mu\text{m}$ 、それ以外は $50\pm 1\mu\text{m}$ であり、垂直ビア導体の最小径は $50\mu\text{m}\phi$ 、ビア上面総面積は 10mm^2 である。また、総層数は片面6層（最上配線層を含む）の計12層である。

【0033】[実施例4] 実施例1において、基板を 150°C に加熱しながら、最内層用配線層は圧縮圧力 1.2kgf/cm^2 を30秒間、次の層は60秒間印加した以外は同様にして、多層配線基板を製造した。

【0034】[実施例5] 実施例1において、内層を2層内蔵し、貫通めっきスルーホールを有する両面銅張多層ガラスエポキシプリント配線基板を用いた以外は同様に行って、10層配線基板（最上配線層を含む）を製造した。

【0035】

【発明の効果】本発明を用いれば、平坦化された配線層内の配線間を、1度塗で形成した平坦でボイド・ピンホールが無い絶縁層で、上層との接続用ビア配線の上面がほぼ露出した状態で絶縁できるので、この上に次ぎの上層配線を形成する最には、上層配線の絶縁層に対する密着強度を向上させるために行う絶縁層粗化处理時のウェットエッチングだけで基板面上の平坦化を保ったままビア配線上面の露出ができる。したがって、多層化に伴い累積する各層の配線高さばらつき、絶縁膜厚ばらつきは非常に軽微であり、高配線高すなわち絶縁膜厚の厚い高多層高密度配線基板を高歩留り、低コストで製造することが可能となる。

【図面の簡単な説明】

【図1】本発明の配線の平坦化方法の一例を示す工程の説明図。

11

【図2】本発明の多層配線基板の製造方法の一例を示す工程の説明図。

【図3】本発明の配線基板の形態例を示す部分断面図。

【図4】本発明の多層プリント配線基板の一例を示す断面図。

【図5】従来の多層配線基板の製造方法の一例を示す工程の説明図。

【図6】従来の多層配線基板の製造方法の一例を示す工程の説明図。

*

12

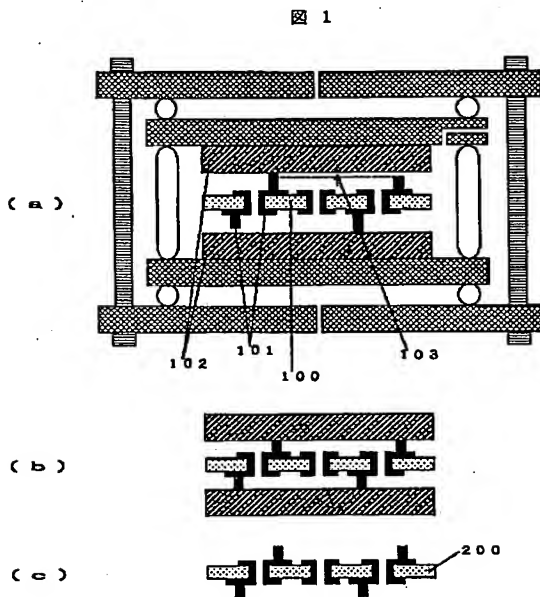
*【図7】従来の多層プリント配線基板の一例を示す断面図。

【図8】従来の多層プリント配線基板の一例を示す断面図。

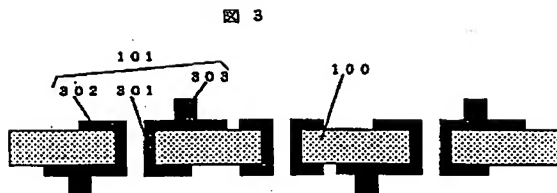
【符号の説明】

100…配線基板、101…配線層、102…ステンレス板、ガラス板、103…最高と最低配線の高さの差、200…配線層を平坦化した配線基板。

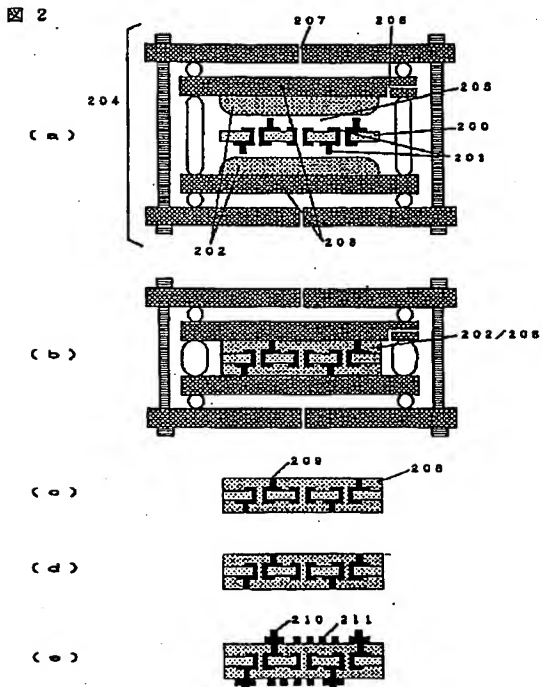
【図1】



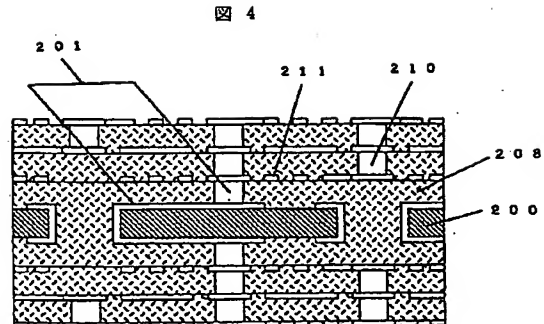
【図3】



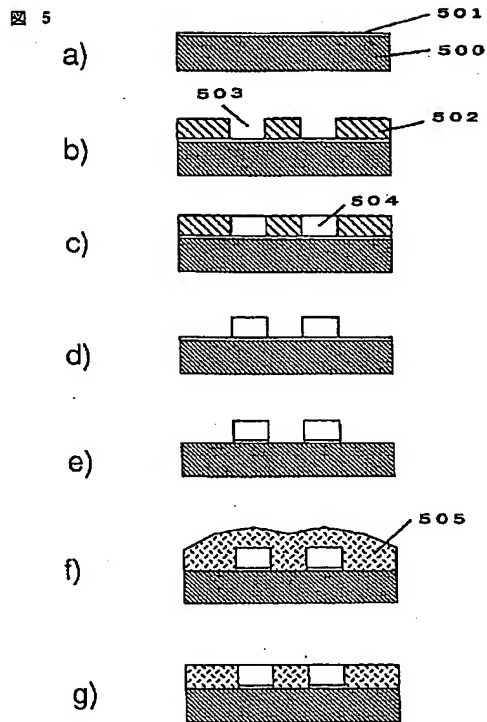
【図2】



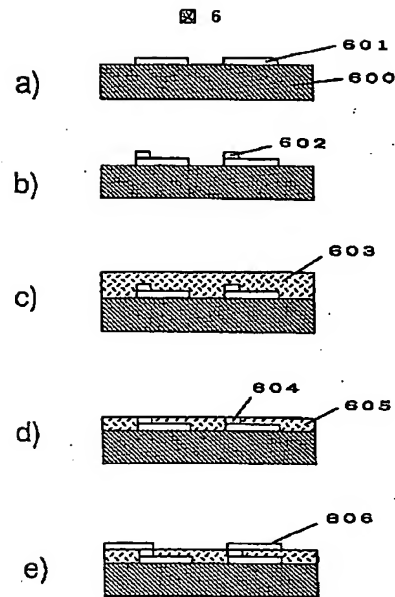
【図4】



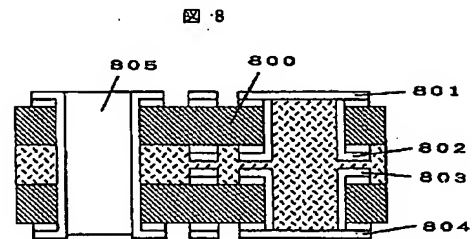
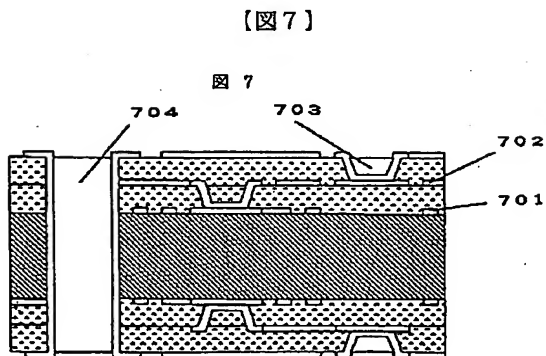
【図5】



【図6】



【図8】



フロントページの続き

(72)発明者 杉山 寿
 神奈川県横浜市戸塚区吉田町292番地株式
 会社日立製作所生産技術研究所内

(72)発明者 橋本 悟
 神奈川県横浜市戸塚区戸塚町216番地株式
 会社日立製作所情報通信事業部内